



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0051929
Application Number

출원 년 월 일 : 2003년 07월 28일
Date of Application JUL 28, 2003

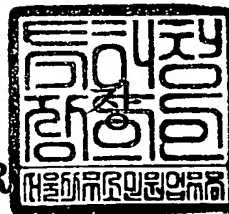
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 08 월 20 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.07.28
【발명의 명칭】	액정표시패널의 제조 방법
【발명의 영문명칭】	METHOD FOR MANUFACTURING LIQUID CRYSTAL DISPLAY PANEL
【출원인】	
【명칭】	삼성전자주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박영우
【대리인코드】	9-1998-000230-2
【포괄위임등록번호】	1999-030203-7
【발명자】	
【성명의 국문표기】	장운
【성명의 영문표기】	JANG, Yun
【주민등록번호】	720223-1695813
【우편번호】	449-901
【주소】	경기도 용인시 기흥읍 농서리 삼성전자 남자기숙사 마로니 에동 803호
【국적】	KR
【발명자】	
【성명의 국문표기】	한혜리
【성명의 영문표기】	HAN, Hye Rhee
【주민등록번호】	761206-2177721
【우편번호】	437-040
【주소】	경기도 의왕시 삼동 삼풍 빌라트 602호
【국적】	KR
【발명자】	
【성명의 국문표기】	이계현
【성명의 영문표기】	LEE, Kye Hun
【주민등록번호】	660427-1001613
【우편번호】	442-815

【주소】 경기도 수원시 팔달구 영통동 1052-2번지 쌍용아파트 242
동 1104호

【국적】 KR

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
리인 박영
우 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	18 면	18,000 원
【우선권주장료】	0 건	0 원
【심사청구료】	0 항	0 원
【합계】		47,000 원

【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

액정이 완전히 채워지지 않는 불량을 방지한 액정표시패널의 제조 방법이 개시되어 있다. 액정표시패널을 이루는 제 1 기판 또는 제 2 기판 중 어느 하나에 액정 주입구를 갖는 셀라인을 형성하고, 액정 주입구 중 커팅라인의 바깥쪽에 제 1 기판 및 제 2 기판에 가해진 힘에 의하여 셀 갭이 좁아지는 것을 방지하고 액정이 원활하게 주입되도록 액정을 주입하기 전에 절단공정을 통해 제거되는 스페이서를 형성한다. 이로써, 액정표시패널의 제 1 기판 및 제 2 기판 사이에 액정이 완전히 채워지지 않음으로써 발생하는 디스플레이 불량을 방지할 수 있다.

【대표도】

도 6

【색인어】

액정표시패널, 액정, 액정 주입구, 스페이서

【명세서】**【발명의 명칭】**

액정표시패널의 제조 방법 {METHOD FOR MANUFACTURING LIQUID CRYSTAL DISPLAY PANEL}

【도면의 간단한 설명】

도 1은 본 발명에 의해 제조된 액정표시패널의 일부분을 절개하여 도시한 평면도이다.

도 2는 본 발명의 제 1 실시예에 의해 도 1에 도시된 액정표시패널의 제조 과정을 나타낸 순서도이다.

도 3은 도 2에 도시된 순서도에서 제 1 기판을 제조하는 과정을 설명하기 위한 도면이다.

도 4는 도 3에 도시된 액정표시패널의 화소를 도시한 개념도이다.

도 5는 도 3에 도시된 제 1 기판에 형성된 박막 트랜지스터 및 화소전극을 도시한 단면도이다.

도 6은 도 2에 도시된 순서도에서 제 2 기판의 제조 과정을 설명하기 위한 도면이다.

도 7은 도 6을 A-A선을 따라 절단한 단면도이다.

도 8은 도 2에서 기판 절단으로 인해 모기판으로부터 분리된 단위셀의 사시도이다.

도 9는 본 발명의 제 2 실시예에 의해 제 2 기판에 제 1, 제 2 및 제 3 스페이서가 형성된 것을 도시한 평면도이다.

도 10은 도 9를 B-B선을 따라 절단한 단면도이다.

도 11은 도 9의 C부분을 확대한 도면이다.

도 12는 본 발명의 제 3 실시예에 의한 제 2 및 제 3 스페이서를 도시한 확대도이다.

도 13은 본 발명의 제 4 실시예에 의한 제 2 스페이서 및 제 3 스페이서의 확대도이다.

도 14는 본 발명의 제 5 실시예에 의한 제 2 스페이서 및 제 3 스페이서의 확대도이다.

도 15는 본 발명의 제 6 실시예에 의한 제 2 스페이서 및 제 3 스페이서의 확대도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<16> 본 발명은 액정표시패널의 제조 방법에 관한 것으로, 보다 구체적으로는 액정표시패널에 액정이 완전히 채워지지 않음으로써 발생하는 디스플레이 불량을 방지하기 위한 액정표시패널의 제조 방법에 관한 것이다.

<17> 최근 개발된 액정(Liquid Crystal, LC)은 전기장의 세기에 대응하여 배열이 변경되는 전기적 특성 및 액정의 배열에 대응하여 광의 투과율을 변경시키는 광학적 특성을 갖는다. 액정표시장치는 액정의 전기적 특성 및 광학적 특성을 이용하여 영상을 디스플레이 한다. 액정표시장치는 액정을 제어하기 위해 TFT 기판 및 컬러필터 기판으로 이루어

진 액정표시패널을 포함한다. 액정은 TFT 기판 및 컬러필터 기판의 사이에 수 μm 에 불과한 층으로 배치된다.

<18> 일반적으로, 액정은 진공 주입 방법에 의하여 TFT 기판 및 컬러필터 기판의 사이에 배치된다. 진공 주입 방법으로 액정을 액정표시패널 내부에 배치하기 위해서는 TFT 기판 또는 컬러필터 기판의 에지를 따라 액정 수납영역이 형성된다. 액정 수납영역은 띠형상의 씰라인(seal line)에 의하여 형성되고, 씰라인은 액정을 액정 수납영역으로 주입하기 위한 액정 주입구를 갖는다. TFT 기판 및 컬러필터 기판은 씰라인에 의하여 어셈블리 되고, 씰라인에 의하여 TFT 기판 및 컬러필터 기판의 사이에는 액정 수납공간이 형성된다. 액정 수납공간이 형성된 액정표시패널의 액정 주입구는 액정에 침지(dipping)되고, 액정 수납공간의 기압은 감압 된다. 액정 수납공간의 기압이 감압됨에 따라, 액정은 액정 주입구를 따라 액정 수납공간으로 빨려 올라와 액정 수납공간에 채워진다. 액정 수납공간에 액정이 채워진 후, 액정 주입구는 밀봉 부재에 의하여 밀봉된다. 그러나, 이와 같은 종래 액정 주입 방법은 액정이 액정표시패널 내부에 완전히 채워지지 않는 문제점을 갖는다. 액정이 액정표시패널 내부에 완전히 채워지지 않는 원인은 액정 주입구 부분에서의 셀 갭이 TFT 기판과 컬러필터 기판을 어셈블리 하는 과정에서 좁아지기 때문이다. 액정 주입구 부분에서의 셀 갭이 좁아지면, 액정 수납공간에서의 기압이 낮아짐에도 불구하고 액정은 액정 수납공간으로 빨려 올라가지 못하게 된다.

<19> 액정표시패널 내부에 액정이 완전히 채워지지 않을 경우, 액정이 채워지지 않은 부분에서는 디스플레이가 이루어지지 않는다.

【발명이 이루고자 하는 기술적 과제】

<20> 본 발명은 이와 같은 종래 문제점을 감안한 것으로써, 본 발명의 목적은 액정표시 패널 내부에 액정이 완전히 채워질 수 있도록 하여 디스플레이 불량을 방지한 액정표시 장치의 제조 방법을 제공한다.

【발명의 구성 및 작용】

<21> 이와 같은 본 발명의 목적을 구현하기 위하여, 본 발명은 제 1 모기판에 제 1 표시부를 형성하는 단계, 제 2 모기판에 제 1 표시부와 마주보는 제 2 표시부를 형성하는 단계, 제 1 표시부를 따라 액정 주입구를 갖는 셀라인을 형성하는 단계, 제 1 표시부 및 제 2 표시부의 사이에 제 1 스페이서 및 액정 주입구와 대응하는 제 1 표시부의 바깥쪽에 제 2 스페이서를 형성하는 단계, 제 1 모기판 및 제 2 모기판을 어셈블리 하는 단계, 제 1 표시부 및 제 2 표시부를 제 1 모기판 및 제 2 모기판으로부터 분리하는 단계, 액정 주입구를 액정에 침지(dipping)하여 제 1 표시부 및 제 2 표시부의 사이에 형성된 셀 갭 내에 액정을 주입하는 단계 및 액정 주입구를 밀봉하는 단계를 포함하는 것을 특징으로 하는 액정표시패널의 제조 방법을 제공한다.

<22> 본 발명에 의하면, 액정표시장치를 제조하는 과정에서 액정이 주입되는 주입구 부분의 셀 갭이 낮아져 액정표시패널의 내부로 액정의 주입이 원활하지 못하여 디스플레이 불량이 발생하는 것을 방지한다.

<23> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하고자 한다.

<24> 도 1은 본 발명에 의해 제조된 액정표시패널의 일부분을 절개하여 도시한 평면도이다.

<25> 도 1을 참조하면, 액정표시패널(700)은 제 1 기판(200), 제 2 기판(400), 액정(600), 제 1 스페이서(450) 및 셀라인(460)을 포함한다. 제조가 완료된 액정표시패널(700)에는 상술한 부재들만 존재하지만, 제 1 기판(200) 및 제 2 기판(400)을 절단하는 전 단계에서는 제 2 기판(400)에 제 2 스페이서(470)가 더 포함된다.

<26> 액정표시패널의 제조 방법의 실시예들

<27> 실시예 1

<28> 도 2는 본 발명의 제 1 실시예에 의해 도 1에 도시된 액정표시패널의 제조과정을 나타낸 순서도이다. 이하, 도 2 및 도 2를 상세하게 설명하기 위해 첨부된 도면을 참조하여 본 발명에 의한 액정표시패널의 제조 방법에 대해서 설명하면 다음과 같다.

<29> 도 2를 참조하면, 액정표시패널을 제조하기 위해서 먼저 화소를 갖는 제 1 기판과 컬러필터를 갖는 제 2 기판을 각각 형성한다(S1).

<30> 도 3은 도 2에 도시된 순서도에서 제 1 기판을 제조하는 과정을 설명하기 위한 도면이다. 도 4는 도 3에 도시된 액정표시패널의 화소를 도시한 개념도이다. 도 5는 도 3에 도시된 제 1 기판에 형성된 박막 트랜지스터 및 화소전극을 도시한 단면도이다. 도 2의 미설명 부호 110 및 120은 제 1 모기판으로부터 제 1 기판을 절단하기 위한 커팅라인이다.

- <31> 도 3을 참조하면, 제 1 기판(200)은 액정표시패널의 생산성을 향상시키기 위해서 제 1 기판(200)의 크기보다 수배이상 큰 제 1 모기판(100)에 복수개 형성된다.
- <32> 도 3 내지 도 5를 참조하면, 제 1 모기판(100)에 형성된 각각의 제 1 기판(100)에 영상이 표시되는 영역인 제 1 표시부(210)를 결정하고, 제 1 표시부(210)에 복수개의 화소(220)를 매트릭스 형태로 형성한다. 예를 들어, 해상도가 1024 × 768이고, 풀-컬러 디스플레이를 수행하는 액정표시패널은 제 1 표시부(210)에 1024 × 768 × 3개의 화소(220)를 형성한다.
- <33> 도 4 및 도 5를 참조하면, 각 화소(220)는 게이트 버스 라인(gate bus line; 221), 데이터 버스 라인(data bus line; 223), 박막 트랜지스터(Thin Film Transistor, TFT; 225) 및 화소전극(pixel electrode; 227)을 포함한다.
- <34> 게이트 버스 라인(221)은 제 1 기판(200)에 제 1 방향으로 뻗고, 제 2 방향으로 768개가 병렬 방식으로 배치된다. 게이트 버스 라인(221)은 전기적 특성이 우수한 알루미늄 또는 알루미늄 합금으로 제작된다.
- <35> 데이터 버스 라인(223)은 게이트 버스 라인(221)과 절연되며, 제 2 방향으로 뻗고, 제 1 방향으로 1024 × 3 개가 병렬 방식으로 배치된다. 데이터 버스 라인(223)은 전기적 특성이 우수한 알루미늄 또는 알루미늄 합금으로 제작된다.
- <36> 박막 트랜지스터(225)는 게이트 버스 라인(221) 및 데이터 버스 라인(223)이 교차하는 부분마다 1 개씩 형성된다. 박막 트랜지스터(225)는 게이트 전극부(G), 소오스 전극부(S), 채널층(C) 및 드레인 전극부(D)로 이루어진다. 게이트 전극부(G)는 게이트 버스 라인(221)으로부터 제 2 방향과 평행한 방향으로 소정 길이 연장된다. 게이트

전극부(G)는 1 개의 게이트 버스 라인(221)마다 1024 개가 일정 간격으로 형성된다. 채널층(C)은 게이트 전극부(G)와 절연되며, 게이트 전극부(G)의 상면에 배치된다. 채널층(C)은 비정질 실리콘(amorphous silicon) 또는 불순물이 고농도 도핑(doping)된 n^+ 비정질 실리콘(n^+ amorphous silicon)으로 이루어진다. 소오스 전극부(S)는 데이터 버스 라인(223)으로부터 제 1 방향과 평행한 방향으로 소정길이 연장된다. 소오스 전극부(S)는 1 개의 데이터 버스 라인(223)마다 768개가 형성되며, 각 소오스 전극부(S)는 채널층(C)에 연결된다. 드레인 전극부(D)는 소오스 전극부(S)와 이격된 상태로 채널층(C)에 연결된다.

<37> 화소전극(227)은 투명하면서 도전성인 산화 주석 인듐(Indium Tin Oxide, ITO) 물질 또는 산화 아연 인듐(Indium Zinc Oxide, IZO) 물질로 이루어진다. 각 화소전극(227)은 게이트 버스 라인(221) 및 데이터 버스 라인(223)에 의하여 둘러싸인 영역마다 배치된다. 각 화소전극(227)은 박막 트랜지스터(225)의 드레인 전극부(D)에 연결된다.

<38> 도 6은 도 2에 도시된 순서도에서 제 2 기판의 제조 과정을 설명하기 위한 도면이다. 도 7은 도 6을 A-A선을 따라 절단한 단면도이다. 도 6의 미설명 부호 a 및 b는 제 2 모기판으로부터 제 2 기판을 절단하기 위한 커팅라인이다.

<39> 도 6 및 도 7을 참조하면, 제 2 기판(400)은 액정표시패널의 생산성을 향상시키기 위해서 제 2 기판(400)의 크기보다 수배이상 큰 제 2 모기판(300)에 복수개 형성된다.

<40> 제 2 모기판(300)에 형성된 각각의 제 2 기판(400)에 영상이 표시되는 영역인 제 2 표시부(410)를 결정한다. 이때, 제 2 표시부(410)는 제 1 기판(200)의 제 1 표시부(210)와 마주보며, 동일한 면적 및 동일한 형상을 가져야한다. 제 2 표시부(410)에 광차단막

(420), 컬러필터(430), 공통전극(440) 및 제 1 스페이서(450)를 형성하고, 제 2 표시부(410)의 바깥쪽에는 셀라인(460) 및 제 2 스페이서(470)를 형성한다.

<41> 광차단막(420)은 크롬(Cr) 또는 산화 크롬(CrO_2)과 같이 광투과율이 매우 낮은 금속 또는 크롬과 유사한 광투과율을 갖는 유기물질로 형성한다. 광차단막(420)은 제 1 기판(200)에 형성된 화소전극(227)과 마주보는 부분이 개구된 격자 형상을 갖도록 형성한다. 따라서, 광차단막(420)은 화소전극(227)과 대응하는 부분으로 입사된 광은 통과시키고, 화소전극(227)의 사이로 입사된 광은 차단한다. 광차단막(420)은 화소전극(227)의 사이로 누설된 광을 차단하여 디스플레이 품질을 한층 향상시킨다. 제 2 표시부(410)의 에지부분과 대응되는 부분에서는 광차단막(420)을 띠 형상으로 형성한다.

<42> 컬러필터(430)는 제 2 기판(400) 중 화소전극(227)과 마주보는 곳에 배치한다. 컬러필터(430)는 백색광 중 레드 파장의 광을 통과시키는 레드 컬러필터, 백색광 중 그린 파장의 광을 통과시키는 그린 컬러필터 및 백색광 중 블루 파장의 광을 통과시키는 블루 컬러필터로 이루어진다.

<43> 공통전극(440)은 컬러필터(430)가 덮이도록 제 2 기판(300)에 전면적에 걸쳐 형성한다. 공통전극(430)은 투명하면서 도전성인 산화 주석 인듐(Indium Tin Oxide, ITO) 물질 또는 산화 아연 인듐(Indium Zinc Oxide, IZO) 물질로 형성한다.

<44> 제 1 스페이서(450)는 유기물로 이루어진 유기막을 패터닝 하여 공통전극(440) 상에 복수개 형성한다.

<45> 셀라인(460)은 제 2 표시부(410)를 따라 접착물질이 포함된 열 경화성 수지를 도포하여 띠 형상으로 형성한다. 셀라인(460)은 제 1 기판(200) 및 제 2 기판(400)을 상호

접합하고, 제 1 기판(200) 및 제 2 기판(400)의 사이에 개재될 액정을 제 1 기판(200) 및 제 2 기판(400)의 외부로 흘러나가지 않도록 밀봉한다. 또한, 셀라인(460)은 제 1 기판(200) 및 제 2 기판(400)의 사이에 일정한 셀 갭(cell gap)을 형성한다. 이와 같은 기능을 갖는 셀라인(460)의 소정부분에는 액정을 제 1 기판(200) 및 제 2 기판(400)의 내부로 주입하기 위한 액정 주입구(465)가 형성된다. 본 실시예에서, 액정 주입구(465)의 폭은 약 11mm~20mm로 형성된다.

<46> 제 2 스페이서(470)는 유기물로 이루어진 유기막을 패터닝 하여 액정 주입구(465)의 주변에 적어도 1개 이상 형성한다. 액정 주입구(465)에서 제 2 스페이서(470)가 형성되는 위치는 액정 주입구(465)를 지나가는 커팅라인(a)이나 커팅라인(a) 바깥쪽이다. 제 2 스페이서(470)는 제 1 스페이서(450)가 형성될 때 제 1 스페이서(450)와 같이 형성된다. 제 2 스페이서(470)는 액정 주입구(465) 부분의 셀 갭이 좁아지는 것을 방지한다.

<47> 제 1 스페이서(450), 셀라인(460) 및 제 2 스페이서(470)를 제 1 기판(200)에 형성하여도 무방하다.

<48> 다시 도 2를 참조하여 액정표시패널의 제조 방법 중 제 1 기판 및 제 2 기판을 형성하는 단계 이후의 과정에 대해서 설명하면 다음과 같다.

<49> 제 1 모기판(100)에 상술한 제 1 기판(200)이 1개 이상 형성되고, 제 2 모기판(300)에 상술한 제 2 기판(400)이 1개 이상 형성되면, 제 1 모기판(100)의 상부면에 제 2 모기판(300)을 덮어 제 1 기판(200)에 형성된 제 1 표시부(210)와 제 2 기판(400)에 형성된 제 2 표시부(410)가 정확히 일치하도록 제 1 기판(200) 및 제 2 기판(400)을 어셈블리 한다(S2).

- <50> 제 1 표시부(210)에 대해 제 2 표시부(410)가 정확히 일치하면 컬러필터(430)는 화소전극(227) 상에 오버랩 되고, 광차단막(420)은 게이트 버스 라인(221) 및 데이터 버스 라인(223) 상에 오버랩 되며, 제 1 스페이서들(450)은 화소(220)들 사이에 배치된다.
- <51> 어셈블리 된 제 1 모기판(100)과 제 2 모기판(300)에 압력과 열을 가하여 제 1 기판(200) 및 제 2 기판(300)을 부착하는 핫 프레스 공정을 진행한다(S3).
- <52> 제 1 모기판(100) 및 제 2 모기판(300)에 압력이 가해지면 제 1 표시부(210) 및 제 2 표시부(410)의 내부에 배치된 제 1 스페이서(450)가 제 1 기판(200) 및 제 2 기판(300)의 사이에 형성된 셀 갭을 균일하게 유지시키고, 액정 주입구(465)에 형성된 제 2 스페이서(470)는 가해지는 압력에 의해 액정 주입구(465) 부분의 셀 갭이 좁아지는 것을 방지한다.
- <53> 그리고, 제 1 모기판(100) 및 제 2 모기판(300)에 가해지는 열에 의해서 셀라인(460)이 경화되어 제 1 기판(200)과 제 2 기판(400)이 상호 부착된다. 핫 프레스 공정에 의해 상호 부착된 제 1 기판(200) 및 제 2 기판(400)을 단위 셀(500)이라 한다.
- <54> 핫 프레스 공정(S3)이 완료된 후에 각각의 커팅라인(a, b)을 따라 제 1 모기판(100) 및 제 2 모기판(300)을 절단하여 제 1 모기판(100) 및 제 2 모기판(200)으로부터 단위 셀(500)들을 분리시킨다(S4).
- <55> 도 8은 도 2에서 기판 절단으로 인해 모기판으로부터 분리된 단위셀의 사시도이다.
- <56> 이때, 제 2 모기판(300)에서 커팅라인(a) 바깥쪽에 형성된 제 2 스페이서(470)는 제 2 모기판(300)에 남는다. 따라서, 도 8에 도시된 바와 같이 제 1 모기판(100) 및 제

2 모기판(200)으로부터 분리된 단위 셀(500)에는 제 2 스페이서(470)가 존재하지 않는다

<57> 제 1 모기판(100) 및 제 2 모기판(300)으로부터 단위 셀(500)들이 분리되면, 단위 셀(500)의 액정 주입구(465)를 액정에 침지하여 제 1 기판(200) 및 제 2 기판(400) 사이에 형성된 셀 갭에 액정을 채운다(S5).

<58> 제 2 스페이서(470)로 인해 액정 주입구(465) 부분의 셀 갭이 제 1 및 제 2 표시부(210, 410) 부분의 셀 갭과 동일하고, 제 1 모기판(100) 및 제 2 모기판(300)으로부터 단위 셀(500)을 분리시킬 때 제 2 스페이서(470)가 단위 셀(500)에서 제거되기 때문에 셀 갭에 액정이 완전히 채워진다.

<59> 단위 셀(500)의 셀 갭에 액정이 완전히 채워지면, 액정 주입구(465)를 통해 셀 갭 내부로 주입된 액정이 액정 주입구(465)의 외부로 다시 배출되는 것을 방지하기 위해서 액정 주입구(465)에 밀봉 부재를 도포하여 액정 주입구(465)를 밀봉함으로써, 도 1에 도시된 액정표시패널(700)을 만든다(S6).

<60> 밀봉 부재는 자외선 경화물질을 포함하고 있어 자외선에 의하여 경화된다

<61> 본 실시예에 의하면, 제 1 표시부(210) 및 제 2 표시부(410)의 사이에 제 1 스페이서(450)를 형성하고, 액정이 주입되는 액정 주입구(46145) 중 커팅라인(a)의 바깥쪽에 제 2 스페이서(470)를 형성하여 핫 프레스 공정에서 표시부(210, 410) 및 액정 주입구(465)의 셀 갭이 감소되는 것을 방지하고, 액정을 주입하기 전에 액정 주입구(465)에서 제 2 스페이서(470)를 제거하여 제 2 스페이서(470)가 액정 주입의 장애물로 작용하는

것을 방지한다. 따라서, 액정이 제 1 기관(200) 및 제 2 기관(400)의 사이에 형성된 셀 갭을 액정이 완전히 채워 액정표시패널의 표시 품질이 저하되는 것을 방지한다.

<62> 실시예 2

<63> 도 9는 본 발명의 제 2 실시예에 의해 제 2 기관에 제 1, 제 2 및 제 3 스페이서가 형성된 것을 도시한 평면도이다. 도 10은 도 9를 B-B선을 따라 절단한 단면도이다. 도 11은 도 9의 C부분을 확대한 도면이다. 본 실시예에서는 액정 주입구에 제 3 스페이서가 더 형성되는 것을 제외하면 실시예 1과 동일하다. 따라서, 동일한 부재에 대하여는 실시예 1에서와 동일한 참조 번호로 나타내고 그 중복된 설명은 생략하기로 한다.

<64> 도 9 및 도 10을 참조하면, 제 1 스페이서(450), 제 2 스페이서(470), 및 제 3 스페이서(480)는 제 2 기관(400)에 형성된다. 제 2 표시부(410)의 내부에는 제 1 스페이서(450)가 형성되고, 액정 주입구(465)의 주변에는 제 2 스페이서(470) 및 제 3 스페이서(480)가 형성된다.

<65> 제 2 스페이서(470)는 액정 주입구(465)를 지나가는 커팅라인(a) 바깥쪽이나 커팅라인(a) 상에 형성된다. 제 3 스페이서(480)는 액정 주입구(465)를 지나가는 커팅라인(a)의 안쪽에 형성된다. 제 2 스페이서(470) 및 제 3 스페이서(480)는 제 1 스페이서(450)와 함께 형성된다. 제 2 스페이서(470) 및 제 3 스페이서(480)는 핫 프레스 단계에서 액정 주입구(465) 부분의 셀 갭이 좁아지는 것을 방지한다.

<66> 도 11을 참조하여 제 2 스페이서(470) 및 제 3 스페이서(480)의 형상 및 배치에 대하여 구체적으로 설명하면 다음과 같다.

- <67> 제 2 스페이서(470) 및 제 3 스페이서(480)는 액정 주입 방향을 제 1 방향이라고 했을 때, 제 1 방향과 수직인 제 2 방향으로 직렬 배치된다. 그리고, 제 2 스페이서(470)와 제 3 스페이서(480)는 제 1 방향으로 동일선상에 배치된다. 제 2 스페이서(470) 및 제 3 스페이서(480)의 배치는 제 1 기판(200) 또는 제 2 기판(400)에 가해지는 힘에 의하여 결정된다.
- <68> 본 실시예에서 제 2 스페이서(470) 및 제 3 스페이서(480)의 부피는 제 1 스페이서(450)의 부피보다 크고, 단위 면적 당 제 1 스페이서(450)의 개수는 단위 면적 당 제 2 스페이서(470)의 개수보다 많으며, 제 2 스페이서(470)와 제 3 스페이서(480)의 개수는 동일하다. 이때, 단위 면적에 포함된 제 1 스페이서(450)들이 지지하는 지지력 및 단위 면적에 포함된 제 2 스페이서(470) 및 제 3 스페이서(480)들이 지지하는 지지력은 실질적으로 동일하다.
- <69> 이처럼 제 2 스페이서(470) 및 제 3 스페이서(480)의 부피를 제 1 스페이서(460)보다 크게 하고, 단위 면적 당 제 2 스페이서(470) 및 제 3 스페이서(480)의 개수는 단위 면적 당 제 1 스페이서(450)의 개수보다 작게 함으로써, 액정(600)은 보다 원활하게 액정 주입구(145)를 통하여 주입될 수 있다. 본 실시예에서, 액정(600)의 주입을 보다 원활하게 하기 위해, 제 2 스페이서(470)들 사이의 간격 L_1 , 제 3 스페이서(480)들 사이의 간격 L_2 는 바람직하게 1.0mm ~ 3.0mm이다. 예를 들어, 제 2 스페이서(470)들의 간격 L_1 , 제 3 스페이서(480)들 사이의 간격 L_2 가 1.0mm 이하일 경우에는 제 2 스페이서(470)들 및 제 3 스페이서(480)들이 액정(600)의 주입을 방해할 수 있다. 반대로, 제 2 스페이서(470)들의 간격 L_1 과 제 3 스페이서(480)들 사이의 간격 L_2 가 3.0mm 이상일 경우에는 제 2 스페이서(470)들 사이의 간격 및 제 3 스페이서(480)들 사이의 간격이 너무 넓

어짐으로써, 액정 주입구(465) 부분의 셀 갭의 균일성이 저하된다. 이로 인해 제 1 기판(200) 및 제 2 기판(400)의 셀 갭이 좁아져 액정(600)의 주입이 방해받을 수 있다.

<70> 본 실시예에서, 제 2 스페이서(470) 및 제 3 스페이서(480)와 액정 주입구(465)의 단부 사이의 간격 L_3 은 바람직하게 1.5mm ~ 3.0mm이다. 예를 들어, 제 2 스페이서(470) 및 제 3 스페이서(480)와 액정 주입구(465)의 단부가 이루는 간격 L_3 이 1.5mm 이하일 경우, 셀라인(460)을 형성하는 설비가 제 2 스페이서(470) 및 제 3 스페이서(480)에 의해 셀라인(460)의 형성 위치를 정확하게 판단할 수 없게 되어 셀라인(460) 형성 불량 발생하게 된다. 반대로, 제 2 스페이서(470) 및 제 3 스페이서(480)와 액정 주입구(465)의 단부가 이루는 간격 L_3 이 3.0mm 이상일 경우에는 제 2 스페이서(470) 및 제 3 스페이서(480)와 액정 주입구(465)의 단부가 이루는 간격이 너무 넓어짐으로써, 액정 주입구(465) 부분의 셀 갭의 균일성이 저하된다. 이로 인해 제 1 기판(200) 및 제 2 기판(400)의 셀 갭이 좁아져 액정(600)의 주입이 방해받을 수 있다.

<71> 본 실시예에 의하면, 제 2 스페이서(470) 및 제 3 스페이서(480)는 사각기둥 형상을 갖는다.

<72> 본 실시예에서와 같이 제 2 기판(400)이 형성되면, 제 1 기판(200)들이 형성된 제 1 모기판(100)에 제 2 기판(400)들이 형성된 제 2 모기판(300)을 덮어 제 1 기판(200) 및 제 2 기판(400)을 어셈블리 한다.

<73> 이후, 제 1 모기판(100)과 제 2 모기판(300)에 압력과 열을 가하여 상호 얼라인 된 제 1 기판(200) 및 제 2 기판(400)을 부착하는 핫 프레스 공정을 진행한다.

- <74> 제 1 모기판(100) 및 제 2 모기판(300)에 압력이 가해지면 제 1 및 제 2 표시부(210, 410)의 내부에 배치된 제 1 스페이서(450)가 제 1 기판(200) 및 제 2 기판(400)의 사이에 형성된 셀 갭을 균일하게 유지시키고, 액정 주입구(465)에 형성된 제 2 및 제 3 스페이서(470, 480)는 가해지는 압력에 의해 액정 주입구(465) 부분의 셀 갭이 좁아지는 것을 방지한다.
- <75> 핫 프레스 공정이 완료된 후에 커팅라인(a, b)을 따라 제 1 모기판(100) 및 제 2 모기판(300)을 절단하여 제 1 모기판(100) 및 제 2 모기판(200)으로부터 단위 셀(500)들을 분리시킨다.
- <76> 이때, 제 2 기판(400)에서 커팅라인 바깥쪽에 형성된 제 2 스페이서(470)는 제 2 모기판(300)에 남고 제 3 스페이서(480)는 제 1 및 제 2 모기판(100, 300)으로부터 절단된 단위 셀(500)의 액정 주입구(465)에 남는다.
- <77> 절단된 단위 셀(500)의 셀 갭에 액정(600)을 주입하기 위해서 단위 셀(500)의 액정 주입구(465)를 액정에 침지 하여 제 1 기판(200) 및 제 2 기판(400) 사이에 형성된 셀 갭에 액정을 채운다.
- <78> 제 2 및 제 3 스페이서(470, 480)로 인해 액정 주입구(465) 부분의 셀 갭이 제 1 및 제 2 표시부(210, 410) 부분의 셀 갭과 동일하기 때문에 셀 갭에 액정(600)이 완전히 채워진다.
- <79> 단위 셀(500)의 셀 갭에 액정(600)이 완전히 채워지면, 액정 주입구(465)를 밀봉하여 액정표시패널(700)을 완성한다.

<80> 본 실시예에 의하면, 제 1 표시부(210) 및 제 2 표시부(410)의 사이에 제 1 스페이서(450)를 형성하고, 액정(600)이 주입되는 액정 주입구(465) 중 커팅라인(a, b)의 바깥쪽과 안쪽에 제 2 스페이서(470)와 제 3 스페이서(480)를 형성한다. 그러면, 제 2 스페이서(470)와 함께 제 3 스페이서(480)도 액정 주입구(465)의 셀 갭이 감소되는 것을 방지하기 때문에 실시예 1에서보다 셀 갭의 균일성이 향상된다.

<81> 실시예 3

<82> 도 12는 본 발명의 제 3 실시예에 의한 제 2 및 제 3 스페이서를 도시한 확대도이다. 본 실시예에서는 제 2 스페이서와 제 3 스페이서의 배치를 제외하면 실시예 2와 동일하다. 그리고, 동일한 부재에 대하여는 실시예 2에서와 동일한 참조 번호로 나타내고 그 중복된 설명과 액정표시패널의 제조 과정은 생략하기로 한다.

<83> 도 12를 참조하면, 제 2 스페이서(470)는 커팅라인(a, b)과 일직선으로 형성되고, 제 3 스페이서(480)는 제 1 방향으로 제 2 스페이서(470)와 이격 되어 제 2 스페이서(470)들 사이에 배치된다. 즉 제 3 스페이서(480)는 제 2 스페이서(470)와 엇갈리게 배치된다. 액정 주입구(465)의 사이에서 상호 엇갈리게 배치된 제 2 스페이서(470) 및 제 3 스페이서(480)는 액정(600)의 주입을 보다 원활하게 한다. 또한, 제 2 스페이서(470) 및 제 3 스페이서(480)는 제 1 기판(200) 및 제 2 기판(400) 사이에 넓게 분포되어 외부에서 과도하게 가해진 힘이 가해지더라도 셀 갭을 유지할 수 있도록 한다.

<84> 본 실시예에 의하면, 복수개의 제 3 스페이서(480)를 제 2 스페이서(470)와 엇갈리게 배치하여 제 1 기판(200) 및 제 2 기판(400)의 셀 갭을 유지하면서 액정(600)이 주입

되면서 접촉하는 제 2 스페이서(470) 및 제 3 스페이서(480)의 면적을 크게 감소시켜 액정(600)이 보다 원활하게 제 1 기관(200) 및 제 2 기관(400)의 사이로 주입될 수 있도록 한다.

<85> 실시예 4

<86> 도 13은 본 발명의 제 4 실시예에 의한 제 2 스페이서 및 제 3 스페이서의 확대도이다. 본 실시예에서는 제 3 스페이서의 형상을 제외하면 실시예 2와 동일하다. 따라서, 동일한 부재에 대하여는 실시예 2에서와 동일한 참조 번호로 나타내고 그 중복된 설명은 생략하기로 한다.

<87> 도 13을 참조하면, 액정 주입구(465)에서 커팅라인(a, b) 안쪽에 배치된 제 3 스페이서(480)는 원기둥 형상을 갖는다. 다르게, 제 3 스페이서(480)는 원뿔대 형상을 가질 수도 있다. 원기둥 형상 또는 원뿔대 형상을 갖는 제 3 스페이서(480)는 액정(600)이 액정 주입구(465)를 통해 주입될 때, 액정(600)과의 마찰을 크게 감소시켜 액정(600)이 보다 원활하게 주입될 수 있도록 한다.

<88> 본 실시예에 의한 제 2 스페이서(470)는 액정(600)이 주입되기 전에 단위 셀(500)로부터 제거되기 때문에 제 2 스페이서(470)의 형상은 어떠한 형상으로 형성하여도 무방하다. 도 13에서는 제 2 스페이서(470)의 형상을 제 3 스페이서(480)와 동일한 형상으로 도시하였다.

<89> 본 실시예에 의하면, 제 3 스페이서(480)의 형상을 액정(600)과 마찰이 적은 원기둥 형상 또는 원뿔대 형상으로 하여 액정(600)이 보다 원활하게 제 1 기판(200) 및 제 2 기판(400)의 사이로 주입될 수 있도록 한다.

<90> 실시예 5

<91> 도 14는 본 발명의 제 5 실시예에 의한 제 2 스페이서 및 제 3 스페이서의 확대도이다. 본 실시예에서는 제 3 스페이서의 형상을 제외하면 실시예 2와 동일하다. 따라서, 동일한 부재에 대하여는 실시예 2에서와 동일한 참조 번호로 나타내고 그 중복된 설명은 생략하기로 한다.

<92> 도 14를 참조하면, 제 3 스페이서(480)는 액정 주입구(465) 중 커팅라인(a, b)의 안쪽에 형성되며, 액정 주입구(465)로 액정(600)이 주입될 때, 주입되는 액정(600)과 제 3 스페이서(480)의 저항을 더욱 감소시키기 위해서 삼각기둥 형상을 갖는다. 이때, 삼각기둥 형상을 갖는 제 3 스페이서(480)의 3 개의 측면 중 2 개의 측면이 만나는 측면 모서리(480a)가 액정 주입 방향인 제 1 방향과 마주보도록 하여, 액정(600)과 제 3 스페이서(480)의 저항을 크게 감소시킨다.

<93> 반대로, 삼각기둥 형상을 갖는 제 3 스페이서(480)는 제 1 기판(200) 및 제 2 기판(400) 사이에 배치된 액정(600)이 외부에서 가해진 힘에 의하여 액정 주입구(465)로부터 배출되려할 때에는 제 3 스페이서(480)가 배출되는 액정(600)에 대하여 저항하도록 하여 액정(600)의 누설을 방지한다.

<94> 본 실시예에 의한 제 2 스페이서(47)는 액정(600)이 주입되기 전에 단위 셀(500)로부터 제거되기 때문에 제 2 스페이서(47)의 형상은 어떠한 형상으로 형성하여도 무방하다. 도 14에서는 제 2 스페이서(47)의 형상을 제 3 스페이서(48)와 동일한 형상으로 도시하였다.

<95> 본 실시예에 의하면, 제 3 스페이서(48)의 형상을 삼각기둥 형상으로 제작하고, 제 3 스페이서(48)의 측면 모서리(480a)가 액정(600)의 주입 방향과 마주보도록 배치하여 액정(600)과 제 2 스페이서(48)의 저항을 보다 감소시킬 수 있다.

<96> 실시예 6

<97> 도 15는 본 발명의 제 6 실시예에 의한 제 2 스페이서 및 제 3 스페이서의 확대도이다. 본 실시예에서는 제 3 스페이서의 형상을 제외하면 실시예 2와 동일하다. 따라서, 동일한 부재에 대하여는 실시예 2에서와 동일한 참조 번호로 나타내고 그 중복된 설명은 생략하기로 한다.

<98> 도 15를 참조하면, 제 3 스페이서(48)는 액정 주입구(465) 중 커팅라인(a, b)의 안쪽에 형성되며, 액정 주입구(465)로 액정(600)이 주입될 때, 액정(600)과 제 3 스페이서(48)의 저항을 더욱 감소시키기 위해서 타원 기둥 형상을 갖는다. 타원 기둥 형상을 갖는 제 3 스페이서(48)는 장축이 액정(600)의 주입 방향과 평행하도록 배치하여 액정(600)과 제 3 스페이서(48)의 저항을 감소시킨다. 반대로, 타원 기둥 형상을 갖는 제 3 스페이서(48)의 장축이 액정(600)의 주입 방향과 평행하지 않을 경우 오히려 액정(600)과 제 3 스페이서(48)의 저항이 크게 증가될 수 있다.

<99> 본 실시예에 의한 제 2 스페이서(470)는 액정이 주입되기 전에 단위 셀(500)로부터 제거되기 때문에 제 2 스페이서(470)의 형상은 어떠한 형상으로 형성하여도 무방하다. 도 15에서는 제 2 스페이서(470)의 형상을 제 3 스페이서(480)와 동일한 형상으로 도시하였다.

<100> 본 실시예에 의하면, 제 3 스페이서(480)의 형상을 타원 기둥 형상으로 제작하고, 제 3 스페이서(480)의 장축이 액정(600)의 주입 방향과 마주보도록 배치하여 액정(600)과 제 3 스페이서(480)의 저항을 보다 감소시켜 액정(600)이 제 1 기판(200) 및 제 2 기판(400)의 사이로 보다 원활하게 주입될 수 있도록 한다.

【발명의 효과】

<101> 이상에서 상세하게 설명한 바에 의하면, 액정표시패널의 제 1 기판 및 제 2 기판 사이에 액정이 채워지지 않아 디스플레이 불량에 발생하는 것을 방지한다.

<102> 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【특허청구범위】**【청구항 1】**

제 1 모기판에 제 1 표시부를 형성하는 단계;

제 2 모기판에 상기 제 1 표시부와 마주보는 제 2 표시부를 형성하는 단계;

상기 제 1 표시부를 따라 액정 주입구를 갖는 셀라인을 형성하는 단계;

상기 제 1 표시부 및 상기 제 2 표시부의 사이에 제 1 스페이서 및 상기 액정 주입구와 대응하는 상기 제 1 표시부의 바깥쪽에 제 2 스페이서를 형성하는 단계;

상기 제 1 모기판 및 제 2 모기판을 어셈블리 하는 단계;

상기 제 1 표시부 및 상기 제 2 표시부를 상기 제 1 모기판 및 상기 제 2 모기판으로부터 분리하는 단계;

상기 액정 주입구를 액정에 침지(dipping)하여 상기 제 1 표시부 및 제 2 표시부의 사이에 형성된 셀 갭 내에 액정을 주입하는 단계; 및

상기 액정 주입구를 밀봉하는 단계를 포함하는 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 2】

제 1 항에 있어서, 상기 액정 주입구의 사이에는 상기 셀 갭이 좁아지는 것을 방지하기 위해서 제 3 스페이서가 더 형성되는 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 3】

제 2 항에 있어서, 상기 제 1 스페이서, 상기 제 2 스페이서 및 상기 제 3 스페이서는 상기 제 2 기판에 형성되는 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 4】

제 3 항에 있어서, 상기 셀라인은 상기 제 2 기판에 형성된 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 5】

제 2 항에 있어서, 상기 제 2 스페이서 및 제 3 스페이서는 복수개가 일렬로 배치된 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 6】

제 5 항에 있어서, 상기 제 2 스페이서들 및 상기 제 3 스페이서들은 상기 액정의 주입 방향에 대하여 수직으로 배치되는 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 7】

제 2 항에 있어서, 단위 면적에 포함된 상기 제 1 스페이서의 개수는 상기 단위 면적에 포함된 제 2 스페이서 및 제 3 스페이서의 개수보다 많고, 단위 면적에 포함된 상기 제 1 스페이서들의 지지력은 상기 단위 면적에 포함된 상기 제 2 스페이서 및 상기 제 3 스페이서의 지지력과 실질적으로 동일한 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 8】

제 2 항에 있어서, 상기 액정 주입구의 폭은 11mm~20mm이고, 상기 제 2 스페이서 간 거리 및 제 3 스페이서간 거리는 1.0mm~3.0mm이고, 상기 액정 주입구의 단부 및 상기 제 2 스페이서 및 상기 제 3 스페이서간 거리는 1.0mm~3.0mm인 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 9】

제 2 항에 있어서, 상기 제 2 스페이서 및 상기 제 3 스페이서는 복수개가 상기 액정의 주입 방향과 평행한 방향으로 배치되는 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 10】

제 2 항에 있어서, 상기 제 3 스페이서는 상기 액정의 주입을 보다 원활하게 하기 위해 복수개가 상기 제 2 스페이서와 엇갈린 형태로 배치되는 것을 특징으로 하는 액정 표시패널의 제조 방법.

【청구항 11】

제 2 항에 있어서, 상기 제 3 스페이서는 원기둥, 모서리 부분이 상기 액정 주입 방향을 향하는 삼각기둥, 장변이 상기 액정 주입 방향을 향하는 타원기둥으로 이루어진 군에서 선택된 하나 이상을 포함하는 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 12】

제 1 항에 있어서, 상기 액정 주입구에 밀봉수지를 도포하여 상기 액정 주입구를 밀봉하는 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 13】

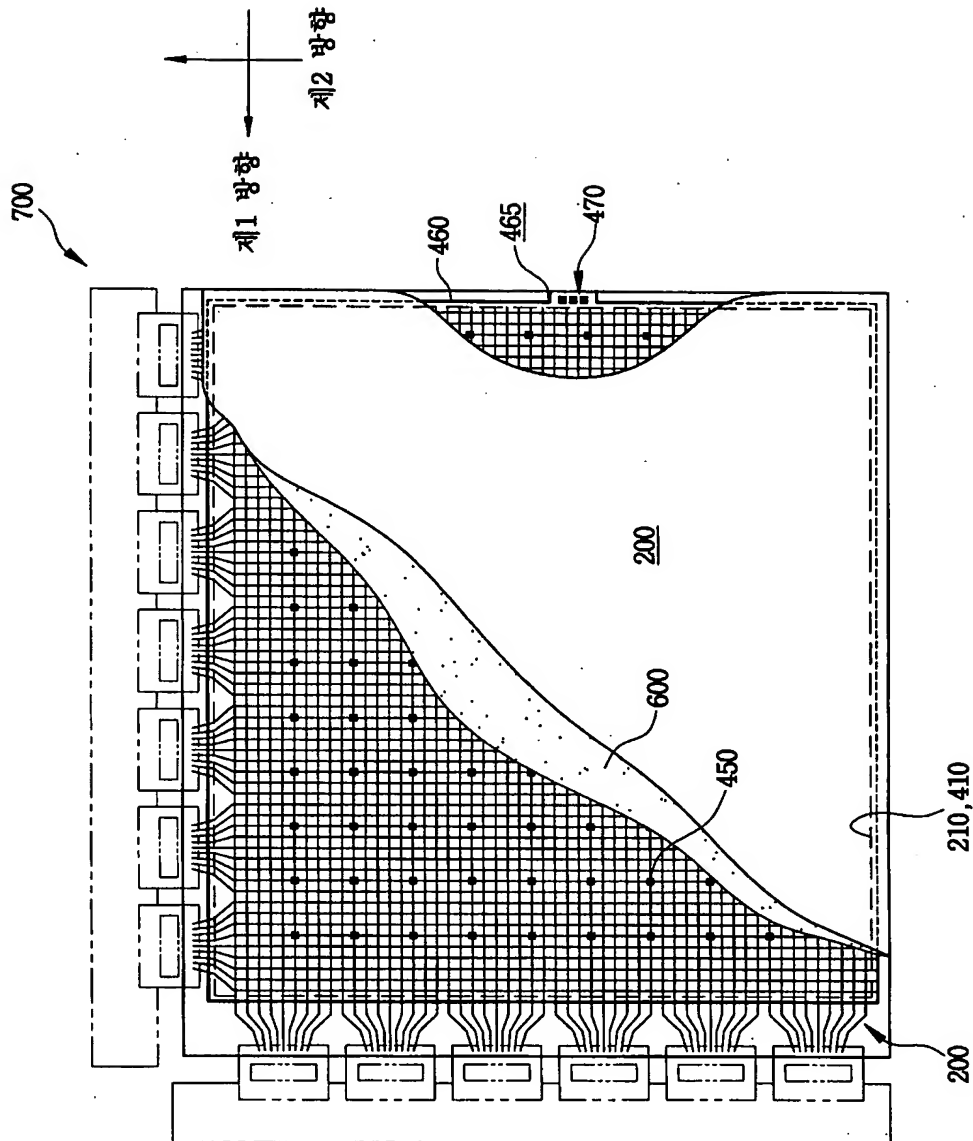
제 12 항에 있어서, 상기 밀봉수지에는 자외선에 의하여 경화되는 자외선 경화제가 포함된 것을 특징으로 하는 액정표시패널의 제조 방법.

【청구항 14】

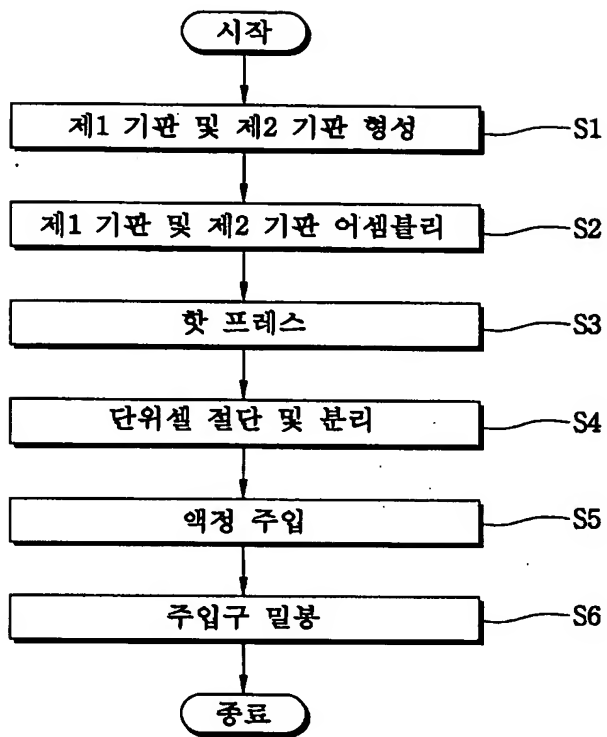
제 1 항에 있어서, 상기 제 1 표시부는 제 1 전극, 상기 제 1 전극에 연결된 스위칭 소자, 상기 스위칭 소자에 연결되어 상기 제 1 전극에 인가되는 제 1 전압이 인가된 제 1 배선, 상기 스위칭 소자에 연결되어 상기 제 1 전압의 인가 시기를 결정하는 제 2 전압이 인가된 제 2 배선을 포함하고, 상기 제 2 표시부는 상기 제 1 전극과 대향하는 제 2 전극이 형성된 것을 특징으로 하는 액정표시패널의 제조 방법.

【도면】

【도 1】



【도 2】



【도 3】

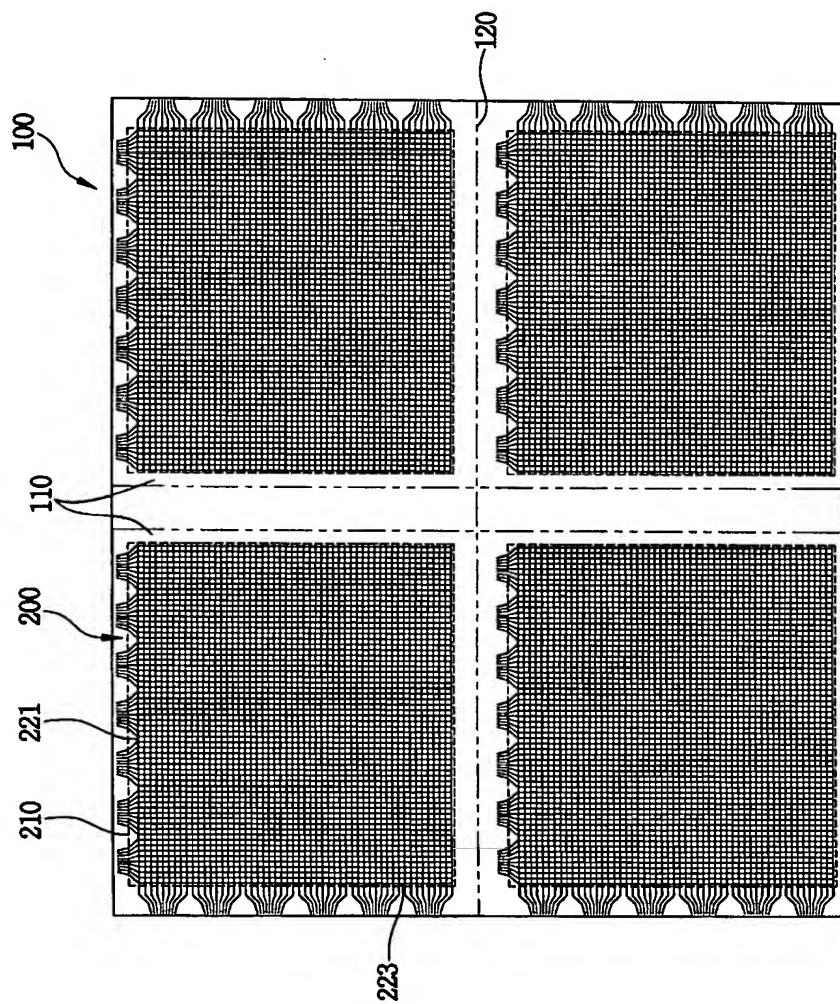
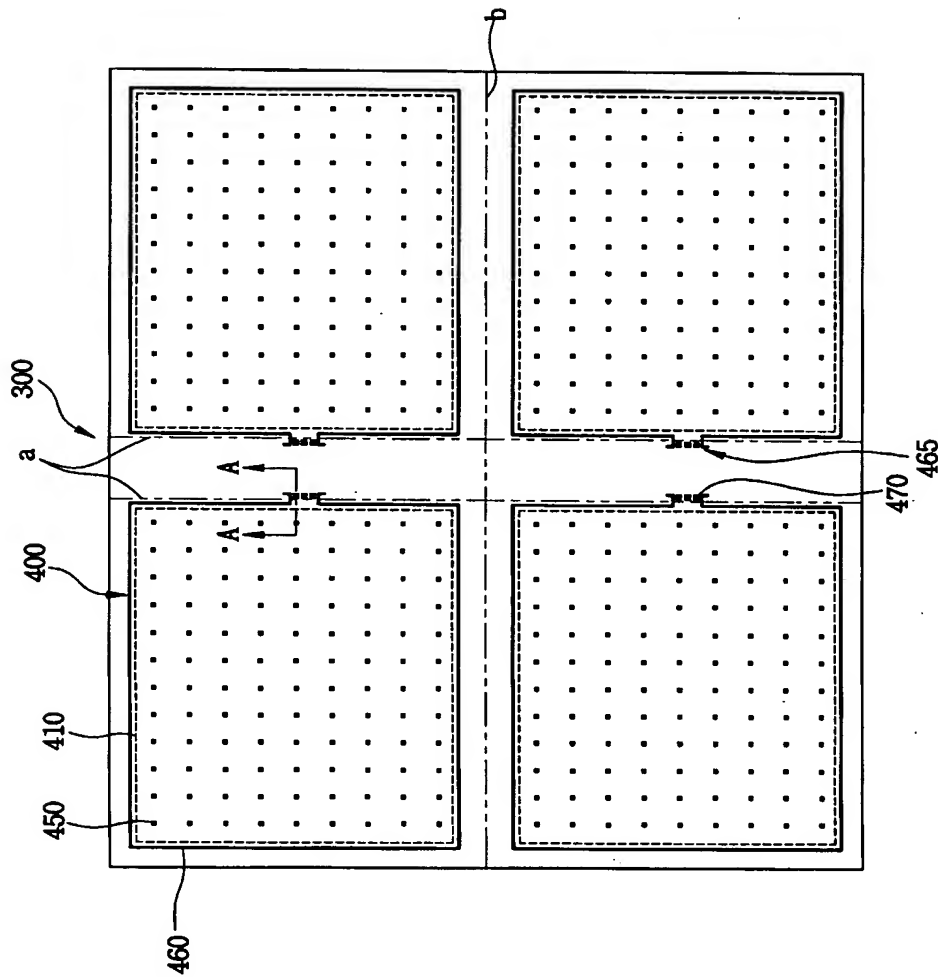
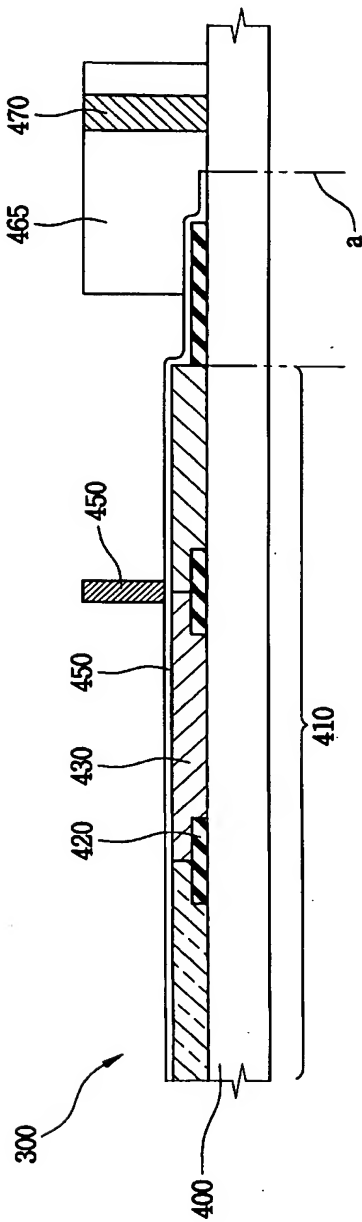


Figure 1 is a schematic diagram of a semiconductor device. The device includes a substrate 200. A gate structure 220 is formed on the substrate 200. The gate structure 220 includes a gate electrode 221, a gate insulating layer 223, and a gate contact 225. A source region S and a drain region D are formed in the substrate 200. A channel region C is located between the source and drain regions. A gate insulating layer 227 is formed on the substrate 200. A coordinate system is shown in the bottom right corner with '제1 방향' (First direction) pointing left and '제2 방향' (Second direction) pointing up.

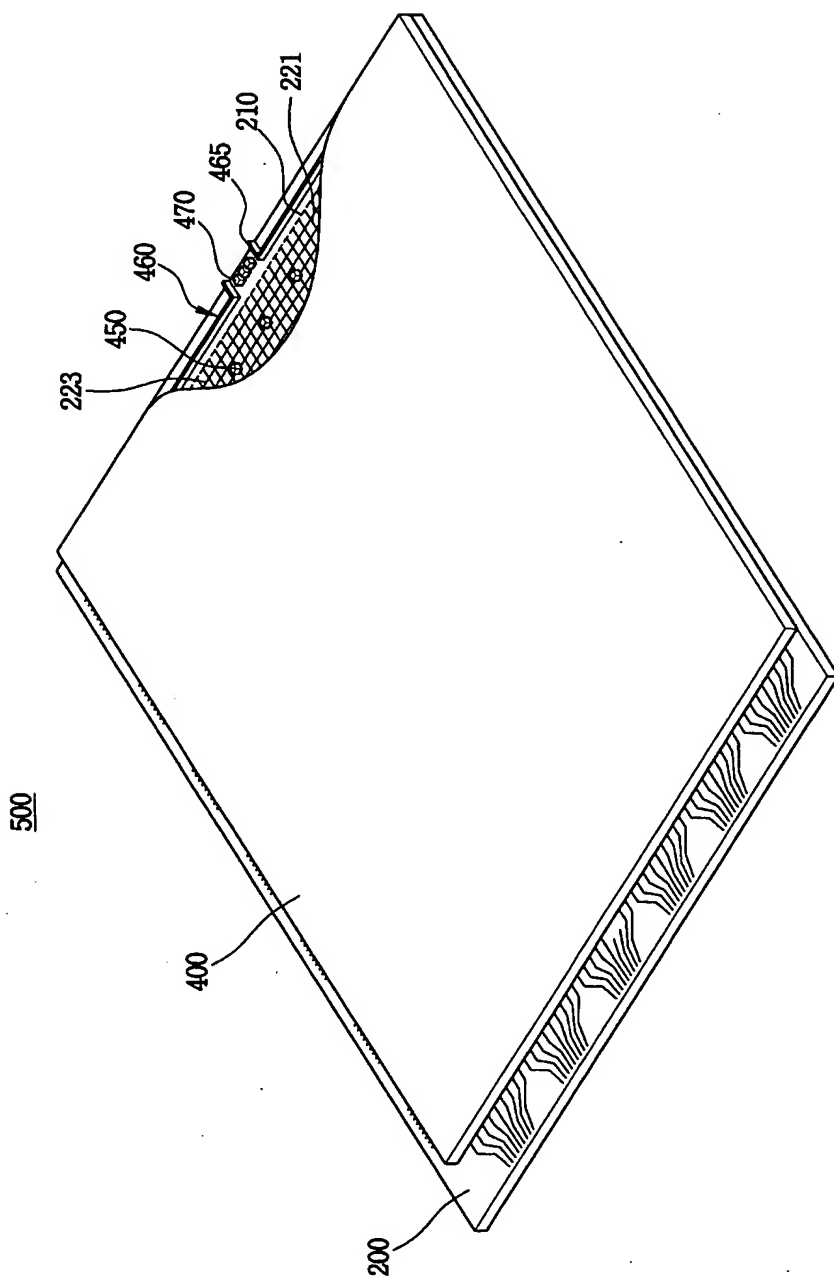
【도 6】



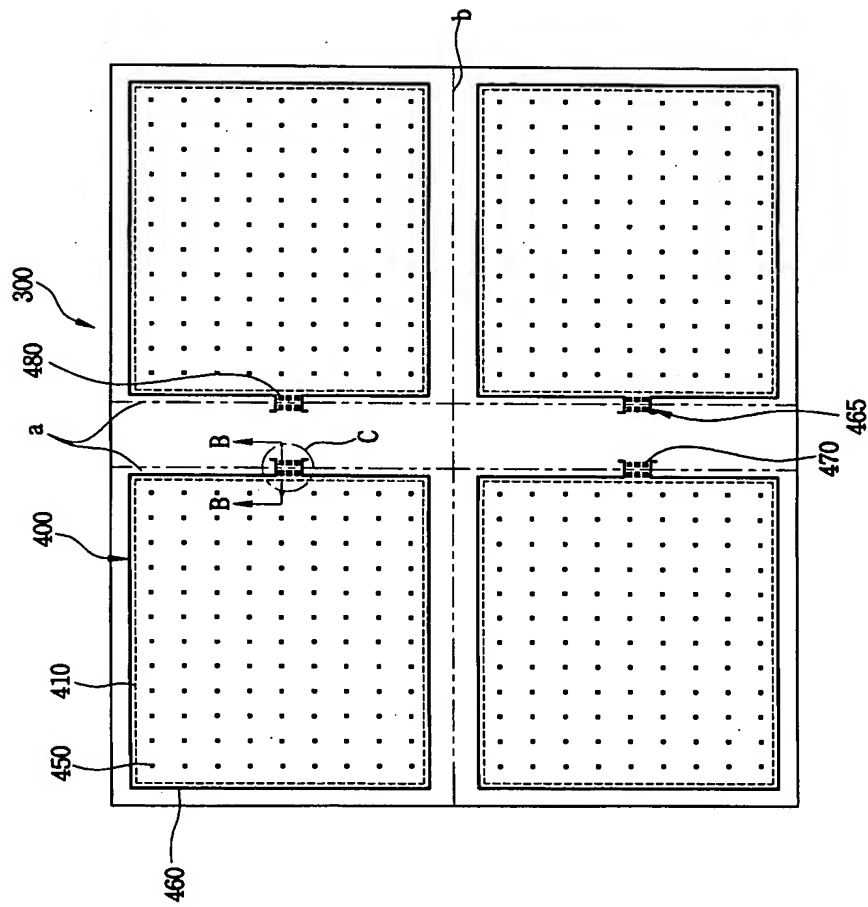
【도 7】



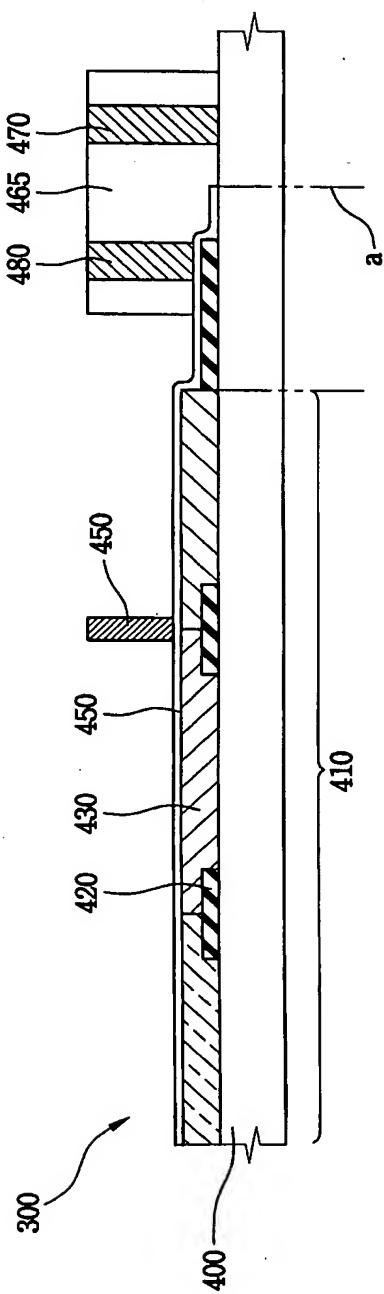
【도 8】



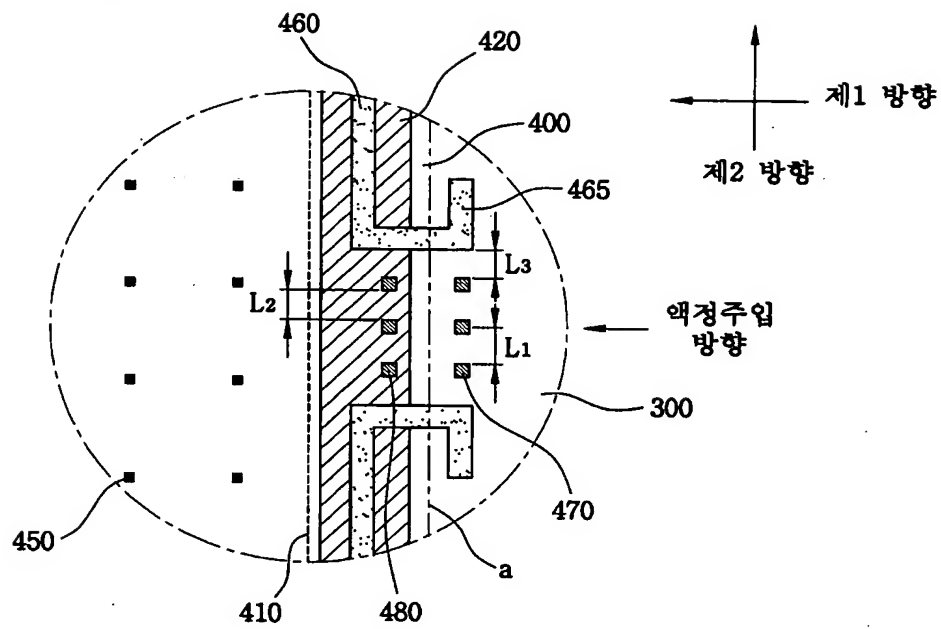
【도 9】



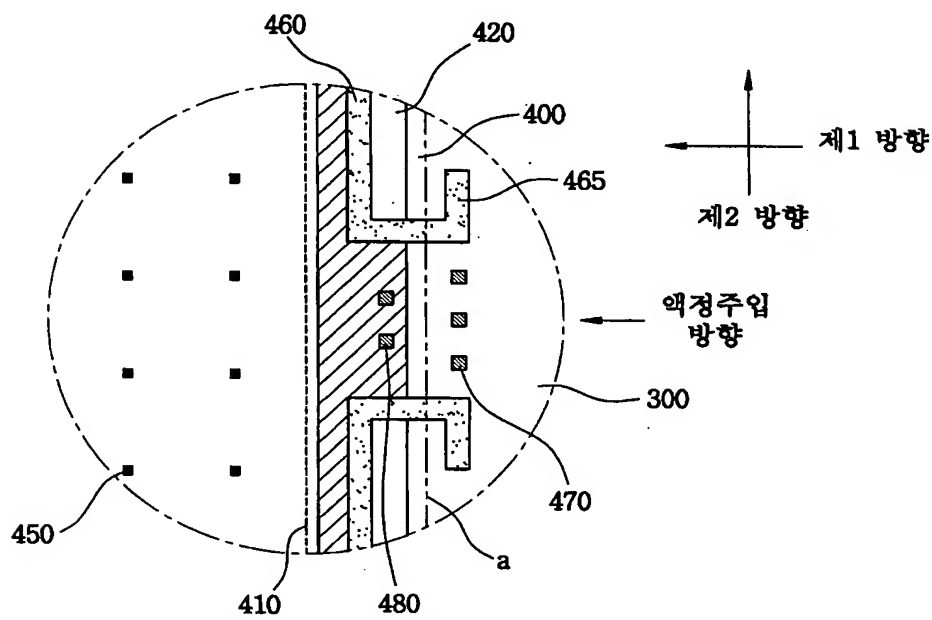
【도 10】



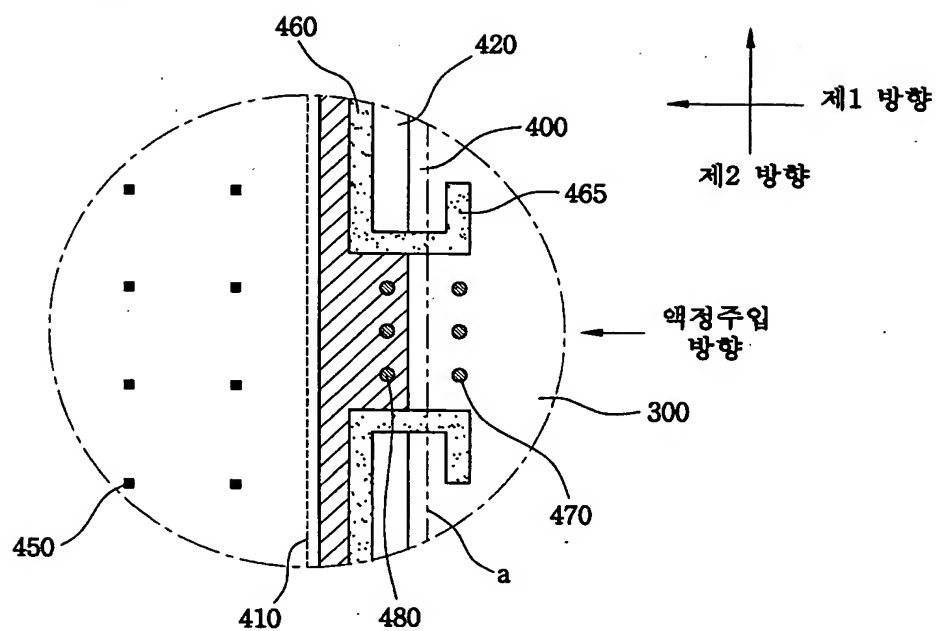
【도 11】



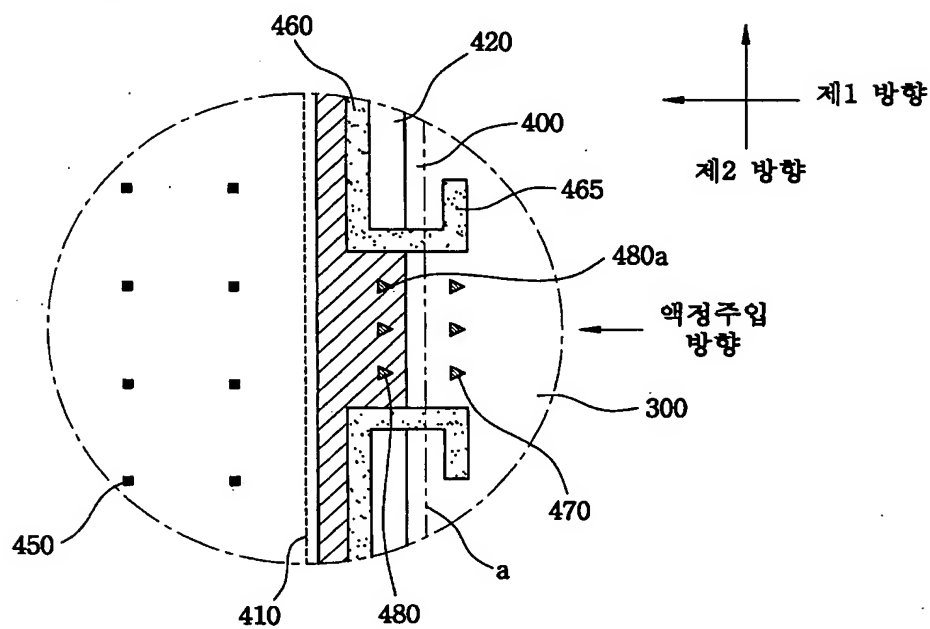
【도 12】



【도 13】



【도 14】



【도 15】

